

SA572

Programmable Analog Compressor

SA572 представляет собой двухканальную высокопроизводительную схему регулировки усиления, в которой любой канал может использоваться для сжатия или расширения динамического диапазона. Каждый канал имеет двухполупериодный выпрямитель для определения среднего значения входного сигнала, линеаризованную ячейку с переменным коэффициентом усиления с температурной компенсацией (G) и динамический буфер постоянной времени. Буфер обеспечивает независимое управление динамическим временем атаки и восстановления с минимальным количеством внешних компонентов и улучшенными пульсирующими искажениями регулировки низкочастотного усиления по сравнению с предыдущими компрессорами.

SA572 предназначен для снижения шума в высокопроизводительных аудиосистемах. Его также можно использовать в широком спектре систем связи и приложений видеозаписи.

- Независимый контроль времени атаки и восстановления.
- Улучшена пульсация регулировки усиления на низких частотах.
- Дополнительное(?) сжатие и расширение усиления с помощью внешнего операционного усилителя
- Широкий динамический диапазон — более 110 дБ.
- Регулировка усиления с температурной компенсацией
- Ячейка усиления с низким уровнем искажений
- Низкий уровень шума — 6,0 В (типичное значение)
- Широкий диапазон напряжения питания — 6,0–22 В.
- Уровень системы, регулируемый с помощью внешних компонентов
- Доступны пакеты без Pb*

Applications

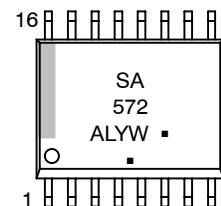
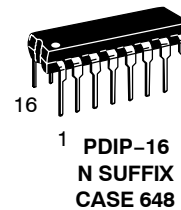
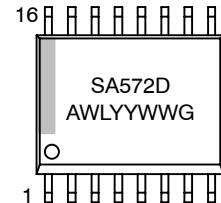
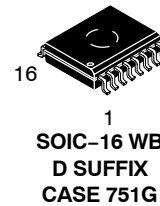
- Система динамического шумоподавления
- Усилитель контроля напряжения
- Стереорасширитель
- Автоматический контроль уровня
- Ограничитель высокого уровня
- Низкоуровневый шумоподавитель
- Фильтр переменных состояния



ON Semiconductor®

<http://onsemi.com>

MARKING DIAGRAMS

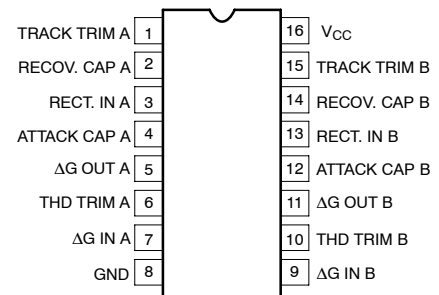


A = Assembly Location
WL = Wafer Lot
YY = Year
WW = Work Week
G or ■ = Pb-Free Package

(Note: Microdot may be in either location)

PIN CONNECTIONS

D, N, DTB Packages*



*D package released in large SO (SOL) package only.

ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 10 of this data sheet.

SA572

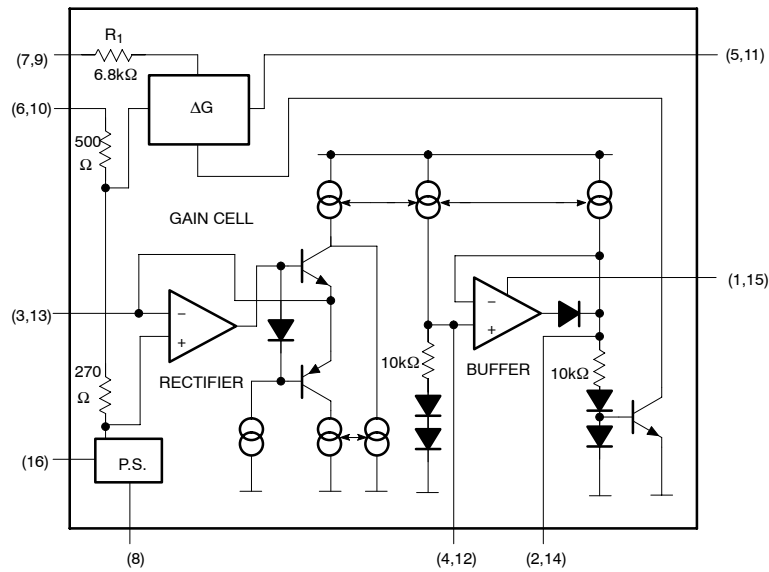


Figure 1. Block Diagram

PIN FUNCTION DESCRIPTION

Pin	Symbol	Description
1	TRACK TRIM A	Tracking Trim A
2	RECOV. CAP A	Recovery Capacitor A
3	RECT. IN A	Rectifier A Input
4	ATTACK CAP A	Attack Capacitor A
5	ΔG OUT A	Variable Gain Cell A Output
6	THD TRIM A	Total Harmonic Distortion Trim A
7	ΔG IN A	Variable Gain Cell A Input
8	GND	Ground
9	ΔG IN B	Variable Gain Cell B Input
10	THD TRIM B	Total Harmonic Distortion Trim B
11	ΔG OUT B	Variable Gain Cell B Output
12	ATTACK CAP B	Attack Capacitor B
13	RECT. IN B	Rectifier B Input
14	RECOV. CAP B	Recovery Capacitor B
15	TRACK TRIM B	Tracking Trim B
16	V_{CC}	Positive Power Supply

SA572

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage	V_{CC}	22	V_{DC}
Operating Temperature Range	T_A	-40 to +85	$^{\circ}C$
Operating Junction Temperature	T_J	150	$^{\circ}C$
Power Dissipation	P_D	500	mW
Thermal Resistance, Junction-to-Ambient	$R_{\theta JA}$	N Package D Package DTB Package	$^{\circ}C/W$
		75	
		105	
		133	

Нагрузки, превышающие максимальные значения, могут привести к повреждению устройства. Максимальные рейтинги представляют собой только рейтинги стресса. Функциональная работа выше рекомендуемых условий эксплуатации не подразумевается. Длительное воздействие нагрузок, превышающих рекомендуемые условия эксплуатации, может повлиять на надежность устройства.

DC ELECTRICAL CHARACTERISTICS Standard test conditions, $V_{CC} = 15\text{ V}$, $T_A = 25^{\circ}C$; Expander mode (see Test Circuit). Input signals at unity gain level (0 dB) = 100 mV_{RMS} at 1.0 kHz; $V_1 = V_2$; $R_2 = 3.3\text{ k}\Omega$; $R_3 = 17.3\text{ k}\Omega$, unless otherwise noted.

Characteristic	Symbol	Test Conditions	Min	Typ	Max	Unit
Supply Voltage	V_{CC}	-	6.0	-	22	V_{DC}
Supply Current	I_{CC}	No Signal	-	-	6.3	mA
Internal Voltage Reference	V_R	-	2.3	2.5	2.7	V_{DC}
Total Harmonic Distortion (Untrimmed)	THD	1.0 kHz, $C_A = 1.0\text{ }\mu\text{F}$	-	0.2	1.0	%
Total Harmonic Distortion (Trimmed)	THD	1.0 kHz, $C_R = 10\text{ }\mu\text{F}$	-	0.05	-	%
Total Harmonic Distortion (Trimmed)	THD	100 Hz	-	0.25	-	%
No Signal Output Noise		Input to V_1 and V_2 grounded (20–20 kHz)	-	6.0	25	μV
DC Level Shift (Untrimmed)		Input change from no signal to 100 mV_{RMS}	-	± 20	± 50	mV
Unity Gain Level		-	-1.5	0	+1.5	dB
Large-Signal Distortion		$V_1 = V_2 = 400\text{ mV}$	-	0.7	3.0	%
Tracking Error (Measured relative to value at unity gain) = $[V_O - V_O(\text{unity gain})]\text{ dB} - V_2\text{ dB}$		Rectifier Input $V_2 = +6.0\text{ dB}$, $V_1 = 0\text{ dB}$ $V_2 = -30\text{ dB}$, $V_1 = 0\text{ dB}$	-	± 0.2 ± 0.5	-2.5, +1.6	dB dB
Channel Crosstalk		200 mV_{RMS} into channel A, measured output on channel B	60	-	-	dB
Power Supply Rejection Ratio	PSRR	120 Hz	-	70	-	dB

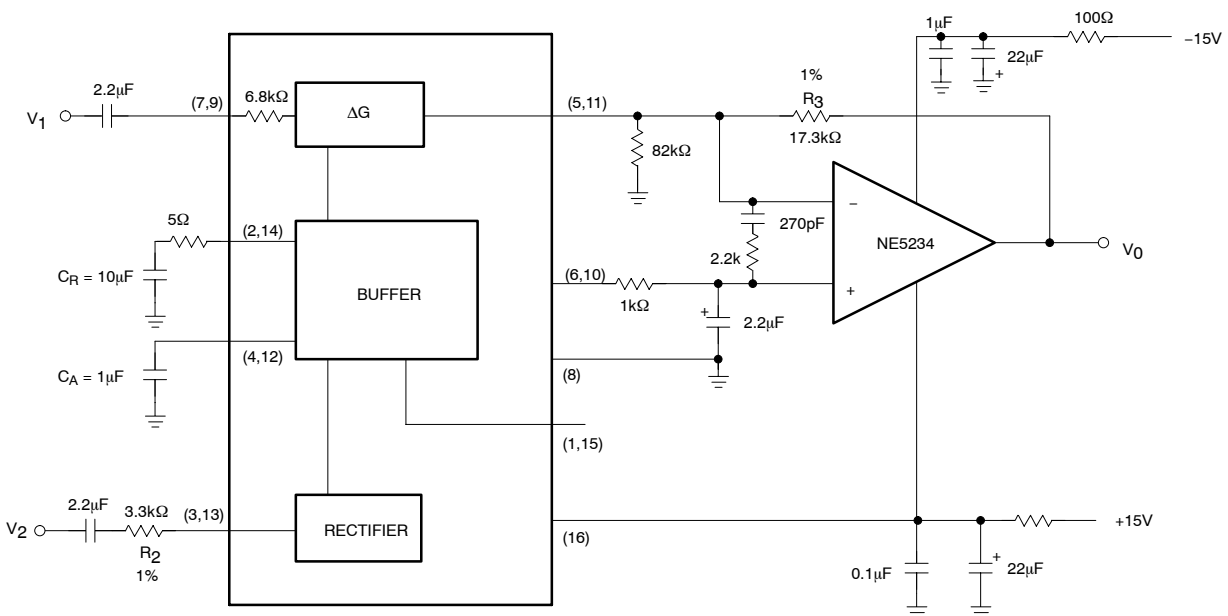


Figure 2. Test Circuit

ИС обработки аудиосигнала сочетает в себе VCA и датчик уровня быстрого такта/медленного восстановления. В высокопроизводительных приложениях управления усилением звука желательно независимо контролировать время атаки и восстановления сигнала управления усилением. Это справедливо, например, для компандорных приложений для снижения шума. В системах высокого класса входной сигнал обычно разделяется на две или более полос частот для оптимизации динамического поведения каждой полосы. Это уменьшает низкочастотные искажения из-за пульсаций управляющего сигнала, фазовых искажений, перегрузки высокочастотного канала и шумовой модуляции. Из-за дороговизны оборудования обработка многополосного сигнала до сих пор ограничивалась профессиональными аудиоприложениями. С появлением SA572 эта высокоэффективная концепция шумоподавления становится возможной для потребительских Hi-Fi приложений. SA572 представляет собой двухканальную микросхему регулировки усиления. Каждый канал имеет линейаризованную ячейку усиления с температурной компенсацией и улучшенный датчик уровня. В сочетании с внешним малошумящим операционным усилителем для преобразования тока в напряжение VCA обеспечивает низкий уровень искажений, низкий уровень шума и широкий динамический диапазон.

Новый датчик уровня, который обеспечивает ток регулировки усиления для VCA, обеспечивает меньшие пульсации регулировки усиления и независимое управление динамическим откликом быстрой атаки и медленного восстановления. Атакующий конденсатор CA с внутренним резистором RA 10 кОм определяет время атаки A. Время восстановления R тонального пакета определяется восстанавливающим конденсатором CR и внутренним резистором RR сопротивлением 10 кОм. Типичное время атаки 4,0 мс для высокочастотного спектра и 40 мс для низкочастотного диапазона можно получить с помощью атакующих конденсаторов 0,1 мкФ и 1,0 мкФ соответственно. Время восстановления 200 мс можно получить с помощью восстанавливающего конденсатора емкостью 4,7 мкФ для сигнала частотой 100 Гц, искажения третьей гармоники улучшаются более чем на 10 дБ по сравнению с простым RC-фильтром пульсаций с одним конденсатором атаки и восстановления емкостью 1,0 мкФ, в то время как время атаки остается прежним. SA572 собран в стандартном 16-контактном двухрядном пластиковом корпусе и в увеличенном корпусе SOL. Он работает в широком диапазоне напряжения питания от 6,0 В до 22 В. Ток питания составляет менее 6,0 мА. SA572 предназначен для применения в диапазоне температур от -40°C до +85°C.

BASIC APPLICATIONS

Описание

SA572 состоит из двух линейаризованных ячеек с температурной компенсацией (G), каждая из которых оснащена двухполупериодным выпрямителем и буферным усилителем, как показано на блок-схеме. Оба канала имеют общее опорное напряжение смещения 2,5 В, получаемое от источника питания, но в остальном работают независимо. Благодаря низкому уровню искажений, низкому уровню шума и возможности линейаризации больших сигналов можно получить широкий динамический диапазон. Буферные усилители позволяют контролировать время атаки и время восстановления независимо друг от друга. Разделенная, как показано на блок-схеме, микросхема обеспечивает гибкость при проектировании уровней системы, которые оптимизируют сдвиг постоянного тока, пульсационные искажения, точность отслеживания и минимальный уровень шума для широкого спектра требований приложений.

Усиление ячейки

На рисунке 3 показана схема схемы усиления. Базы дифференциальных пар Q1-Q2 и Q3-Q4 привязаны к выходу и входам ОРА А1. Отрицательная обратная связь через Q1 удерживает VBE Q1-Q2 и VBE Q3-Q4 равными. Следующее соотношение можно вывести из уравнения модели транзистора в прямой активной области.

$$\Delta V_{BE_{Q3Q4}} = \Delta V_{BE_{Q1Q2}}$$

$$(V_{BE} = V_T I_{IN} IC/IS)$$

$$V_{T \ln} \left(\frac{\frac{1}{2} I_G + \frac{1}{2} I_O}{I_S} \right) - V_{T \ln} \left(\frac{\frac{1}{2} I_G - \frac{1}{2} I_O}{I_S} \right) \quad (\text{eq. 1})$$

$$= V_{T \ln} \left(\frac{I_1 + I_{IN}}{I_S} \right) - V_{T \ln} \left(\frac{I_2 - I_1 - I_{IN}}{I_S} \right)$$

$$\text{where } I_{IN} = \frac{V_{IN}}{R_1}$$

$$R_1 = 6.8 \text{ k}\Omega$$

$$I_1 = 140 \text{ }\mu\text{A}$$

$$I_2 = 280 \text{ }\mu\text{A}$$

IO — дифференциальный выходной ток ячейки усиления, а IG — ток регулировки усиления ячейки усиления. Если все транзисторы с Q1 по Q4 имеют одинаковый размер, уравнение 1 можно упростить до:

$$I_O = \frac{2}{I_2} \cdot I_{IN} \cdot I_G - \frac{1}{I_2} (I_2 - 2I_1) \cdot I_G \quad (\text{eq. 2})$$

Первый член уравнения 2 показывает соотношение множителей линейаризованного двухквadrантного усилителя крутизны. Второе слагаемое — это пропуск регулировки усиления из-за несовпадения устройств. В дизайне это было сведено к минимуму за счет крупных согласованных устройств и тщательной компоновки. Смещение напряжения вызвано несоответствием устройства и приводит к даже гармоническим искажениям. Напряжение смещения может быть подстраивается путем подачи источника тока в пределах 25 А на контакт подстройки THD.

Остаточные искажения представляют собой искажения третьей гармоники и вызваны пульсациями регулировки усиления. В компандорной системе доступное управление быстрой атакой и медленным восстановлением значительно улучшает пульсационные искажения. При уровне единичного усиления 100 мВ ячейка усиления дает THD (полное гармоническое искажение) 0,17% тип. Выходной шум при отсутствии входных сигналов

Остаточные изменения представляют собой добавление остатков гармоники и вызваны пульсациями регулировки усиления. В компандорной системе доступное управление быстрой атакой и медленным восстановлением значительно увеличивает пульсовую аспирацию. При уровне однократного усиления 100 мВ ячейка усиления дает THD (полное гармоническое искажение) тип 0,17%. Выходной шум при отсутствии входных сигналов

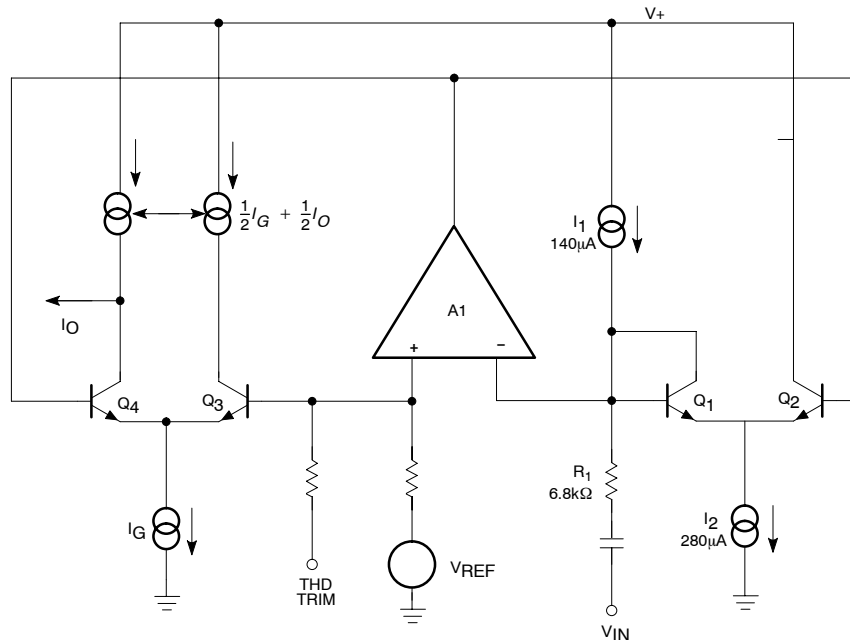


Figure 3. Basic Gain Cell Schematic

Rectifier

Выпрямитель представляет собой двухполупериодную конструкцию, как показано на рисунке 4. Входное напряжение преобразуется в ток через входной резистор R2 и включается либо Q5, либо Q6 в зависимости от полярности сигнала. Мертвая зона напряжения к току преобразователя уменьшается на коэффициент усиления блока усиления A2. Если используется связь по переменному току, ошибка выпрямителя возникает только из-за входной ток смещения блока усиления A2. Входной ток смещения обычно составляет около 70 нА. Частотная характеристика усиления блок A2 также вызывает ошибку второго порядка на высокой частоте. Ток коллектора Q6 отражается и суммируется на коллекторе Q5, образуя двухполупериодный выпрямленный выходной ток IR. Передаточная функция выпрямителя:

$$I_R = \frac{V_{IN} - V_{REF}}{R_2} \quad (\text{eq. 3})$$

Если VIN связан по переменному току, то уравнение будет сведено к:

$$I_{RAC} \equiv \frac{V_{IN(AVG)}}{R_2}$$

Схема внутреннего смещения ограничивает максимальную мощность

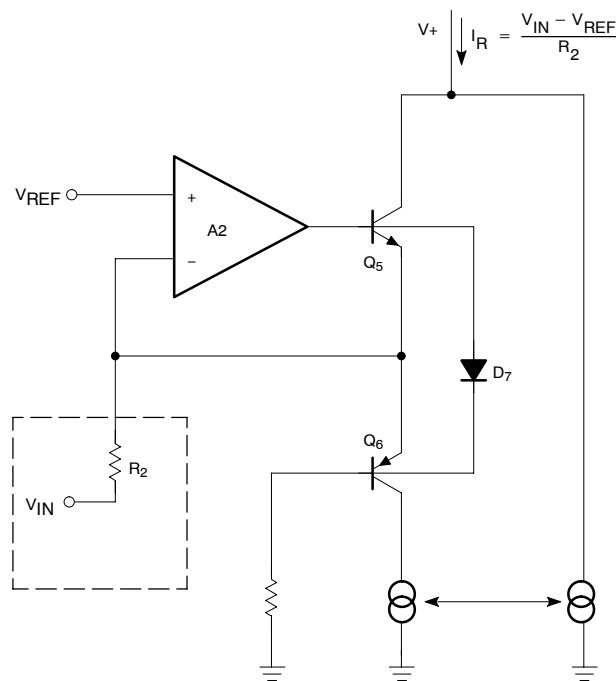


Figure 4. Simplified Rectifier Schematic

ток IR должен составлять около 300 А . В пределах диапазона погрешности 1,0 дБ диапазон входного сигнала выпрямителя составляет около 52 дБ.

Buffer Amplifier

В аудиосистемах желательно иметь быстрое время атаки и медленное время восстановления для входного сигнала тональной посылки. Быстрое время атаки снижает переходную перегрузку канала, но также вызывает низкочастотные пульсационные искажения. Низкочастотные пульсационные искажения можно улучшить за счет медленного времени восстановления. Если различные времена атаки реализованы в соответствующих частотных спектрах в аудиосистеме с разделенным диапазоном частот, можно достичь высокого качества работы. Буферный усилитель спроектирован таким образом, чтобы эта функция была доступна при минимальном количестве внешних компонентов. Как показано на рисунке 5, выходной ток выпрямителя зеркально отражается на входе и выходе униполярного буферного усилителя A3 через Q8, Q9 и Q10. Диоды D11 и D12 повышают точность отслеживания и обеспечивают синфазное смещение для A3. Для положительного входного сигнала буферный усилитель действует как повторитель напряжения. Следовательно, выходное сопротивление A3 делает вклад конденсатора CR во время атаки незначительным. Пренебрегая импедансом диода, коэффициент усиления $G_A(t)$ для θG можно выразить следующим образом:

$$G_A(t) = (G_{A_{INT}} - G_{A_{FNL}}) e^{-\frac{t}{\tau_A}} + G_{A_{FNL}}$$

$G_{A_{INT}}$ = Initial Gain

$G_{A_{FNL}}$ = Final Gain

$$\tau_A = R_A \cdot C_A = 10 \text{ k}\Omega \cdot C_A$$

где A — постоянная времени атаки, а R_A — внутренний резистор сопротивлением 10 кОм. Диод D15 размыкает цепь обратной связи A3 для отрицательного сигнала, если емкость конденсатора CR больше, чем емкость конденсатора CA. Время восстановления зависит только от $CR \cdot RR$. Если сопротивление диода предполагается пренебрежимо малым, динамический коэффициент усиления $G_R(t)$ для $\geq G$ выражается следующим образом:

$$G_R(t) = (G_{R_{INT}} - G_{R_{FNL}}) e^{-\frac{t}{\tau_R}} + G_{R_{FNL}}$$

$$G_R(t) = (G_{R_{INT}} - G_{R_{FNL}}) e^{-\frac{t}{\tau_R}} + G_{R_{FNL}}$$

$$\tau_R = R_R \cdot C_R = 10 \text{ k}\Omega \cdot C_R$$

где R — постоянная времени восстановления, а RR — внутренний резистор сопротивлением 10 кОм. Ток регулировки усиления отражается на выходе ячейки через Q14. Ошибки усиления низкого уровня из-за входного тока смещения A2 и A3 можно уменьшить с помощью отслеживания триммера в A3 с источником тока $3,0 \text{ } \mu\text{A}$.

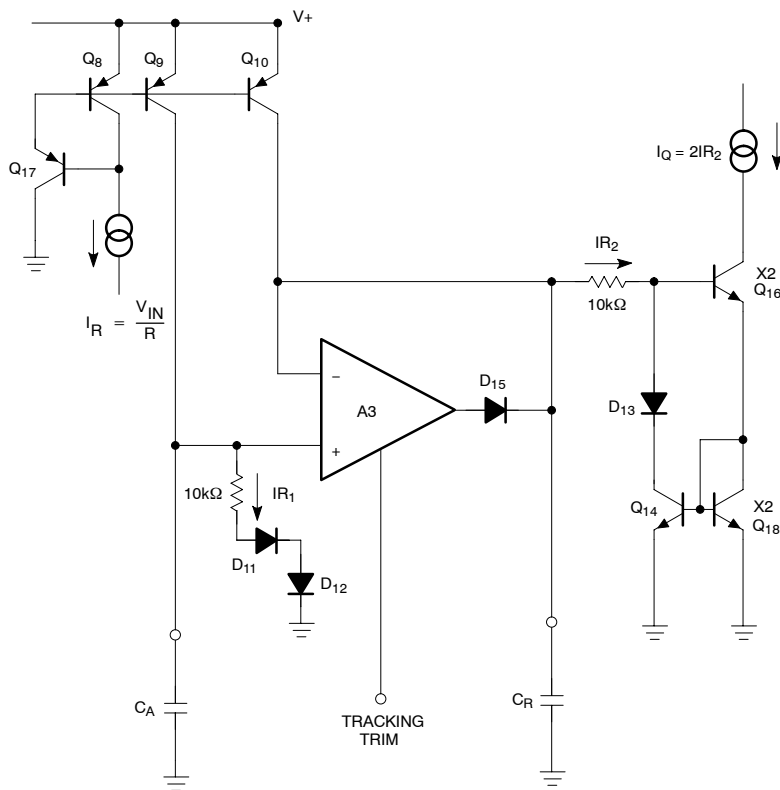


Figure 5. Buffer Amplifier Schematic

Basic Expander

На рисунке 6 показано применение схемы в качестве простого расширителя. Выражение усиления системы определяется следующим образом:

$$\frac{V_{OUT}}{V_{IN}} = \left(\frac{2}{I_1} \cdot \frac{R_3 \cdot V_{IN(AVG)}}{R_2 \cdot R_1} \right)^2 \quad (\text{eq. 4})$$

($I_1 = 140 \mu\text{A}$)

Оба резистора R1 и R2 подключены к внутренним узлам суммирования. R1 — внутренний резистор сопротивлением 6,8 кОм. Максимальный входной ток в ячейку усиления может достигать 140 А. Это соответствует уровню напряжения 140 А · 6,8 к = 952 мВ пиковое. Пиковый входной ток в выпрямитель ограничен до 300 А внутренней системой смещения. Обратите внимание, что значение R1 можно увеличить для обеспечения более высокого входного уровня. R2 и R3 — внешние резисторы. Соотношение R3/R2 легко отрегулировать для получения желаемого уровня напряжения и тока системы. Небольшое значение R2 приводит к более высокому току управления усилением и меньшей статической и динамической ошибке отслеживания. Однако импеданс

Буфер A1 может потребоваться, если вход управляется напряжением с большим импедансом источника. Выходной ток ячейки усиления подается на суммирующий узел внешнего ОРА A2. R3 и A2 преобразуют выходной ток ячейки усиления в выходное напряжение. В высокопроизводительных приложениях A2 должен быть маломощным, высокоскоростным и широкополосным, чтобы не ухудшались высокопроизводительные выходные характеристики ячейки усиления. Неинвертирующий вход A2 может быть смещен на маломощный внутренний опорный контакт 6 или 10. Резистор R4 используется для повышения уровня выходного постоянного тока A2 для максимального размаха. Выходной уровень постоянного тока A2 определяется выражением:

$$V_{OUT DC} = V_{REF} \left(1 + \frac{R_3}{R_4} \right) - V_B \frac{R_3}{R_4} \quad (\text{eq. 5})$$

V_B можно подключить к регулируемому источнику питания для системы с двойным питанием и заземлить для системы с одним питанием.

SA устанавливает константу времени атаки, а CR устанавливает константу времени восстановления.

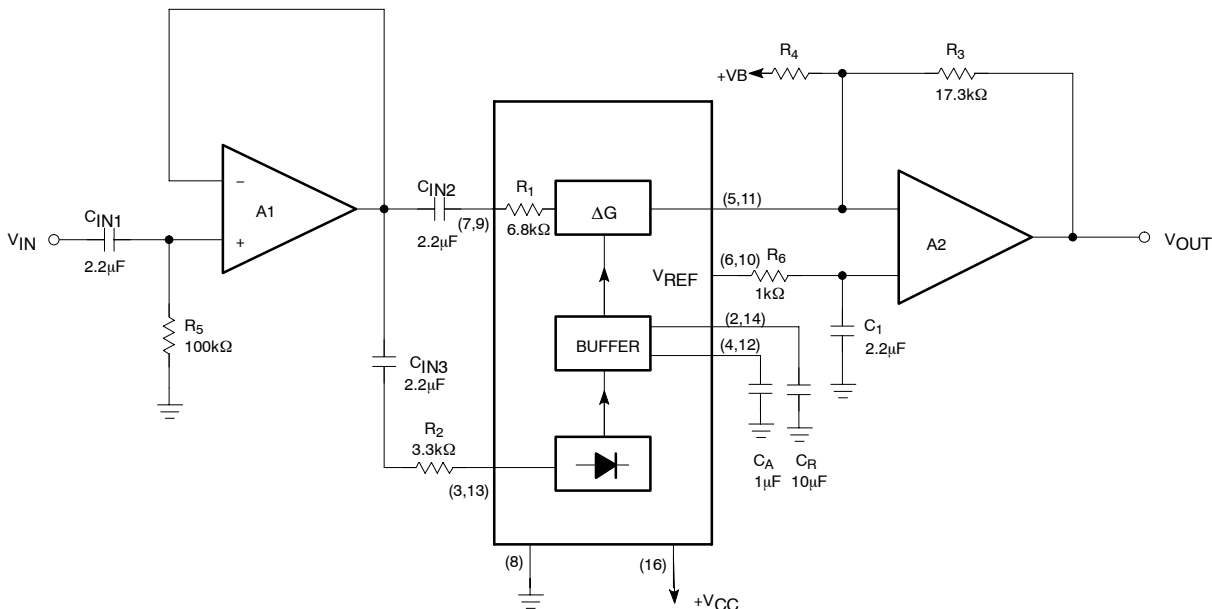


Figure 6. Basic Expander Schematic

Basic Compressor

На рисунке 7 показано подключение схемы в качестве компрессора. Микросхема включена в контур обратной связи ОРА A1. Выражение усиления системы выглядит следующим образом:

$$\frac{V_{OUT}}{V_{IN}} = \left(\frac{I_1}{2} \cdot \frac{R_2 \cdot R_1}{R_3 \cdot V_{IN(AVG)}} \right)^{\frac{1}{2}} \quad (\text{eq. 6})$$

($I_1 = 140 \mu\text{A}$)

RDC1, RDC2 и CDC образуют обратную связь по постоянному току для A1. Выходной уровень постоянного тока A1 определяется следующим образом:

$$V_{OUT DC} = V_{REF} \left(1 + \frac{R_{DC1} + R_{DC2}}{R_4} \right) - V_B \cdot \left(\frac{R_{DC1} + R_{DC2}}{R_4} \right) \quad (\text{eq. 7})$$

Стабилитроны D1 и D2 используются для защиты канала от перегрузки.

SA572

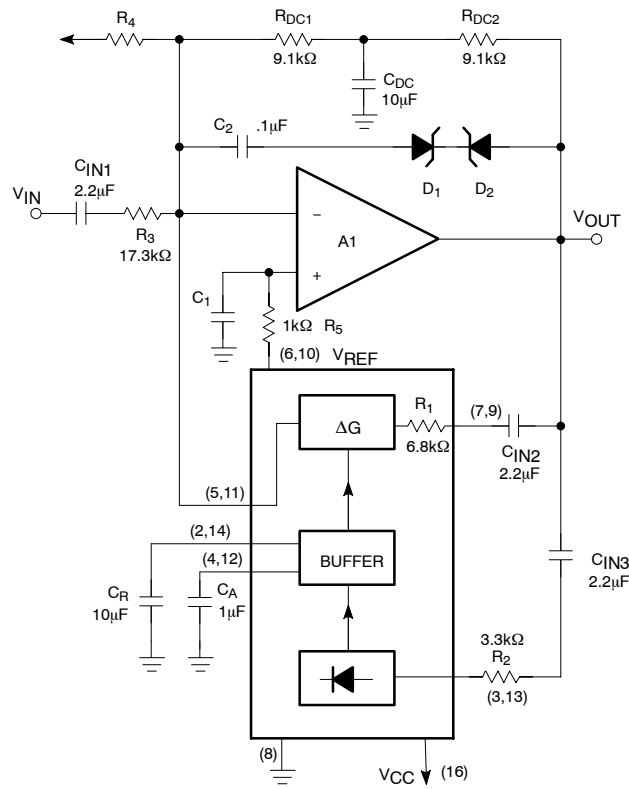


Figure 7. Basic Compressor Schematic

Basic Compressor System

Вышеупомянутый базовый компрессор и расширитель могут быть применены к таким системам, как шумоподавление ленты/диска, цифровое аудио, линии задержки с бригадной задержкой. Дополнительные методы проектирования системы, такие как ограничение полосы пропускания, разделение полосы пропускания,

предысказание, уменьшение акцента и эквалайзер легко включить. IC представляет собой универсальный функциональный блок для создания высокопроизводительной аудиосистемы. На рис. 8 для справки показана диаграмма уровня системы.

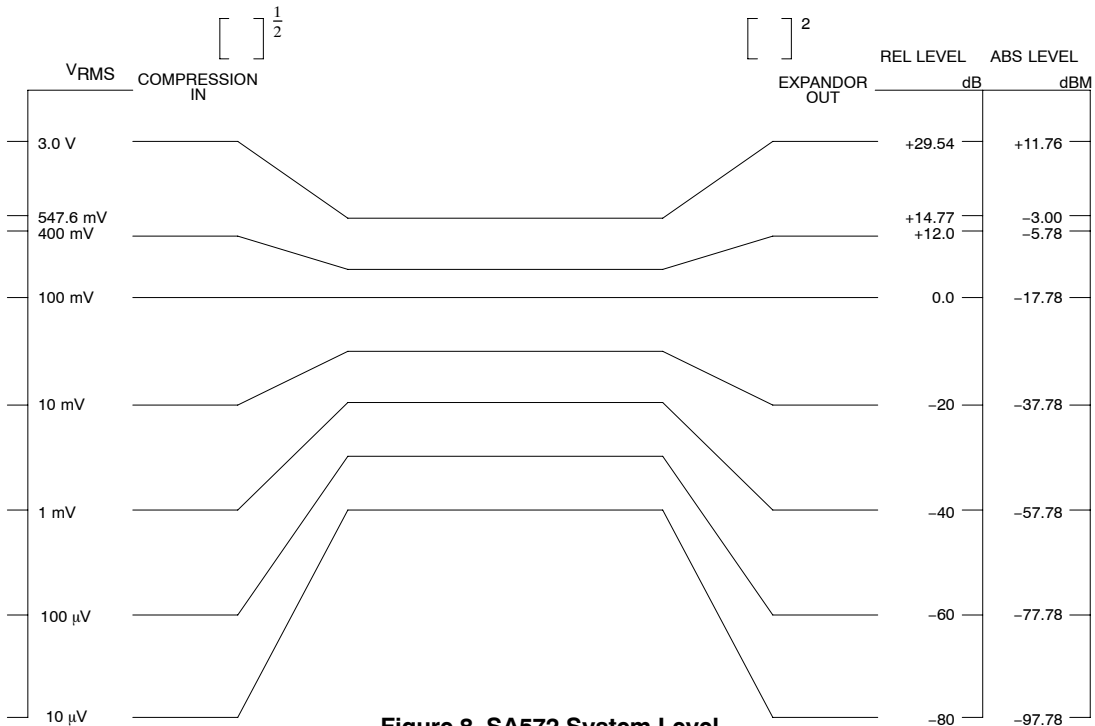


Figure 8. SA572 System Level

SA572

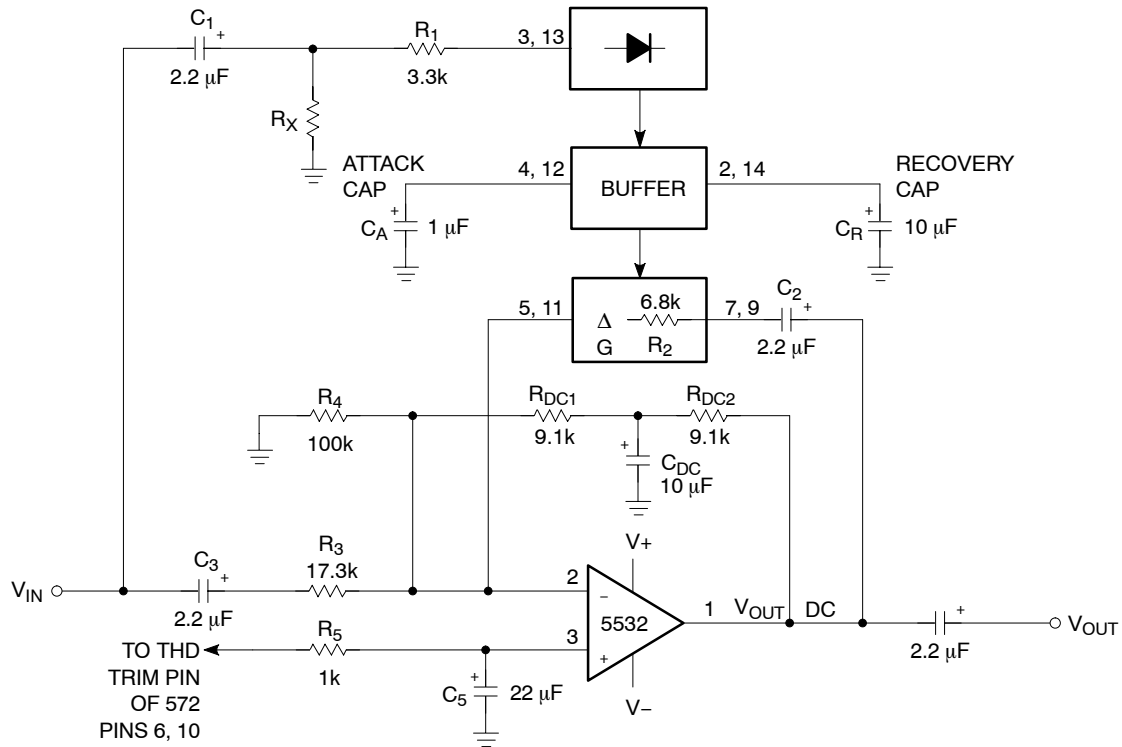


Figure 9. Automatic Level Control

Automatic Level Control (ALC)

В конфигурации ALC ячейка с переменным коэффициентом усиления размещается в контуре обратной связи операционного усилителя, а выпрямитель подключается к входу. Когда входная амплитуда увеличивается выше точки пересечения, общий коэффициент усиления системы пропорционально уменьшается, сохраняя постоянную выходную амплитуду. Когда входная амплитуда уменьшается ниже точки пересечения, общее усиление системы увеличивается пропорционально, удерживая выходную амплитуду на том же постоянном уровне.

$$\text{Gain} = \frac{R_1 R_2 I_1}{2 R_3 V_{IN}(\text{avg})}$$

where: $R_1 = 6.8 \text{ k}\Omega$ (Internal)
 $R_2 = 3.3 \text{ k}\Omega$
 $R_3 = 17.3 \text{ k}\Omega$
 $I_1 = 140 \mu\text{A}$

The output DC level can be set using the following equation:

$$V_{\text{OUT DC}} = \left(1 + \frac{R_{\text{DC1}} + R_{\text{DC2}}}{R_4} \right) V_{\text{REF}}$$

where: $R_4 = 100 \text{ k}\Omega$
 $R_{\text{DC1}} = R_{\text{DC2}} = 9.1 \text{ k}\Omega$
 $V_{\text{REF}} = 2.5 \text{ V}$

Выходной уровень рассчитывается по следующему уравнению:

$$V_{\text{OUT_LEVEL}} = \frac{R_1 R_2 I_1}{2 R_3} \left(\frac{V_{\text{IN}}}{V_{\text{IN}}(\text{avg})} \right)$$

where: $R_1 = 6.8 \text{ k}\Omega$ (Internal)
 $R_2 = 3.3 \text{ k}\Omega$
 $R_3 = 17.3 \text{ k}\Omega$
 $I_1 = 140 \mu\text{A}$
 $\frac{V_{\text{IN}}}{V_{\text{IN}}(\text{avg})} = \frac{\pi}{2\sqrt{2}} = 1.11$ (for sine waves)

Обратите внимание, что при очень низких уровнях входного сигнала ALC может оказаться нежелательным, и для ограничения максимального усиления был добавлен резистор RX.

$$\left(\frac{R_1 + R_X}{V_{\text{REF}}} \right) \cdot R_2 \cdot I_B$$

$$\text{Gain max.} = \frac{2 R_3}{2 R_3}$$

$$R_X \cong ((\text{desired max gain}) \times 26 \text{ k}\Omega) - 10 \text{ k}\Omega$$

SA572

ORDERING INFORMATION

Device	Description	Package	Temperature Range	Shipping†
SA572D	16-Pin Plastic Small Outline Package	SO-16 WB	-40 to +85°C	47 Units / Rail
SA572DG	16-Pin Plastic Small Outline Package (Pb-Free)	SO-16 WB	-40 to +85°C	47 Units / Rail
SA572DR2	16-Pin Plastic Small Outline Package	SO-16 WB	-40 to +85°C	1000 / Tape & Reel
SA572DR2G	16-Pin Plastic Small Outline Package (Pb-Free)	SO-16 WB	-40 to +85°C	1000 / Tape & Reel
SA572DTB	16-Pin Thin Shrink Small Outline Package	TSSOP-16*	-40 to +85°C	96 Units / Rail
SA572DTBG	16-Pin Thin Shrink Small Outline Package	TSSOP-16*	-40 to +85°C	96 Units / Tube
SA572DTBR2	16-Pin Thin Shrink Small Outline Package	TSSOP-16*	-40 to +85°C	2500 / Tape & Reel
SA572DTBR2G	16-Pin Thin Shrink Small Outline Package	TSSOP-16*	-40 to +85°C	2500 / Tape & Reel
SA572NG	16-Pin Plastic Dual In-Line Package	PDIP-16	-40 to +85°C	25 Units / Rail
SA572NG	16-Pin Plastic Dual In-Line Package (Pb-Free)	PDIP-16	-40 to +85°C	25 Units / Rail

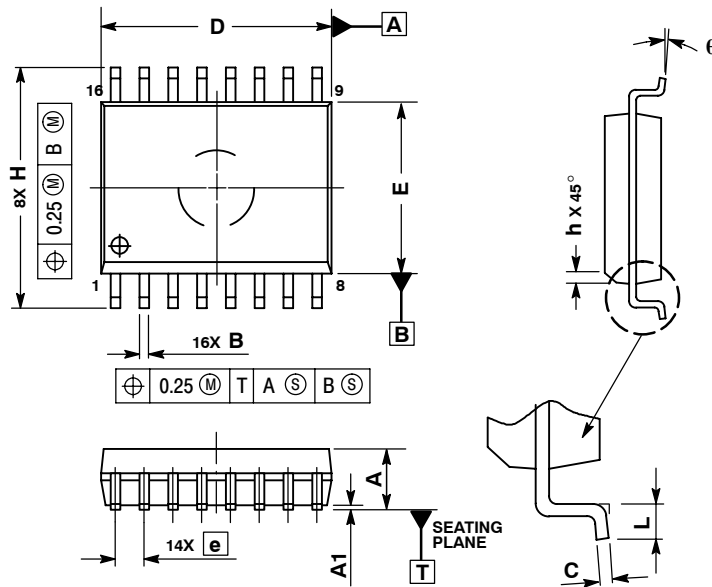
†For information on / Tape and reel specifications, including part orientation and / Tape sizes, please refer to our / Tape and Reel Packaging Specification Brochure, BRD8011/D.

*This package is inherently Pb-Free.

SA572

PACKAGE DIMENSIONS

SOIC-16 WB
D SUFFIX
CASE 751G-03
ISSUE C

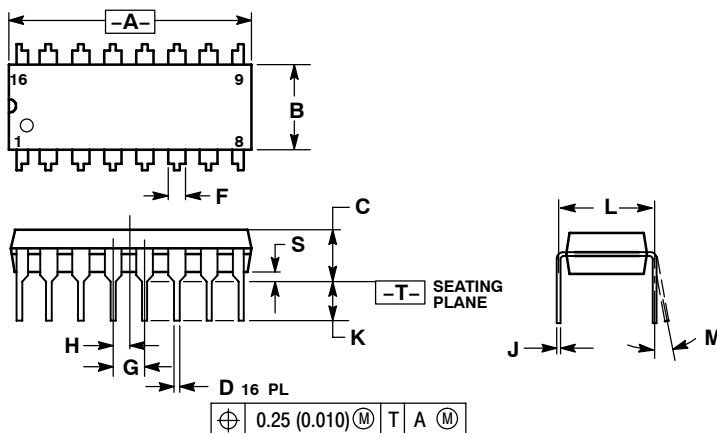


NOTES:

1. DIMENSIONS ARE IN MILLIMETERS.
2. INTERPRET DIMENSIONS AND TOLERANCES PER ASME Y14.5M, 1994.
3. DIMENSIONS D AND E DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 PER SIDE.
5. DIMENSION B DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.13 TOTAL IN EXCESS OF THE B DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS	
	MIN	MAX
A	2.35	2.65
A1	0.10	0.25
B	0.35	0.49
C	0.23	0.32
D	10.15	10.45
E	7.40	7.60
e	1.27 BSC	
H	10.05	10.55
h	0.25	0.75
L	0.50	0.90
q	0°	7°

PDIP-16
CASE 648-08
ISSUE T



NOTES:

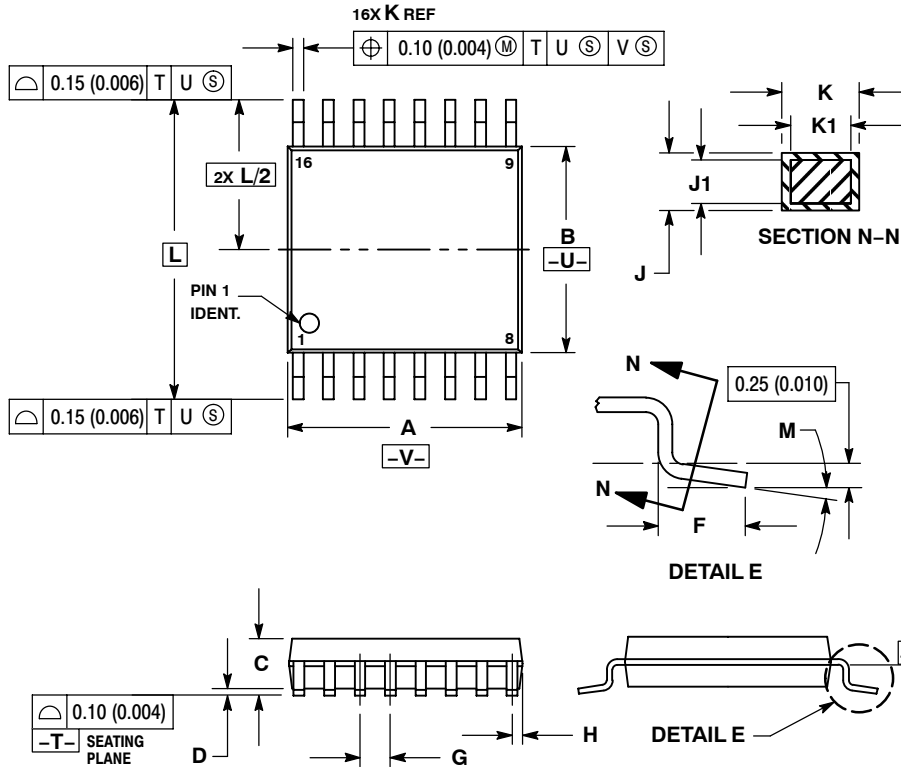
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

SA572

PACKAGE DIMENSIONS

TSSOP-16
CASE 948F-01
ISSUE A



NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSION A DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS. MOLD FLASH OR GATE BURRS SHALL NOT EXCEED 0.15 (0.006) PER SIDE.
4. DIMENSION B DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSION. INTERLEAD FLASH OR PROTRUSION SHALL NOT EXCEED 0.25 (0.010) PER SIDE.
5. DIMENSION K DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.08 (0.003) TOTAL IN EXCESS OF THE K DIMENSION AT MAXIMUM MATERIAL CONDITION.
6. TERMINAL NUMBERS ARE SHOWN FOR REFERENCE ONLY.
7. DIMENSION A AND B ARE TO BE DETERMINED AT DATUM PLANE -W-.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	4.90	5.10	0.193	0.200
B	4.30	4.50	0.169	0.177
C	---	1.20	---	0.047
D	0.05	0.15	0.002	0.006
F	0.50	0.75	0.020	0.030
G	0.65	BSC	0.026	BSC
H	0.18	0.28	0.007	0.011
J	0.09	0.20	0.004	0.008
J1	0.09	0.16	0.004	0.006
K	0.19	0.30	0.007	0.012
K1	0.19	0.25	0.007	0.010
L	6.40	BSC	0.252	BSC
M	0°	8°	0°	8°

ON Semiconductor and **ON** are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:
Literature Distribution Center for ON Semiconductor
P.O. Box 61312, Phoenix, Arizona 85082-1312 USA
Phone: 480-829-7710 or 800-344-3860 Toll Free USA/Canada
Fax: 480-829-7709 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada

Japan: ON Semiconductor, Japan Customer Focus Center
2-9-1 Kamimeguro, Meguro-ku, Tokyo, Japan 153-0051
Phone: 81-3-5773-3850

ON Semiconductor Website: <http://onsemi.com>

Order Literature: <http://www.onsemi.com/litorder>

For additional information, please contact your local Sales Representative.