

ПРАКТИЧЕСКОЕ РУКОВОДСТВО ПО РАЗРАБОТКЕ ПЕЧАТНЫХ ПЛАТ ДЛЯ ВЫСОКОЧАСТОТНЫХ СХЕМ

Джон Ардизони john.ardizzony@analog.com

Несмотря на то, что топология печатной платы высокочастотной схемы крайне важна для ее нормальной работы, в процессе разработки таких устройств разводку печатной платы (ПП) зачастую делают в последнюю очередь. Топология печатной платы имеет много аспектов, на эту тему написано много томов. Эта статья рассматривает топологию высокочастотных плат с практической точки зрения. Основная ее цель – помочь новичкам прочувствовать множество моментов, которые должны быть учтены при разработке печатных плат для высокочастотных устройств. Но она также будет полезна и для повышения квалификации тех специалистов, у кого был перерыв в разработке плат. К сожалению, в одной статье детально рассмотреть все вопросы невозможно, поэтому основное внимание уделено темам, которые могут дать выигрыш в характеристиках схемы, во времени разработки, и при внесении изменений.

Хотя основное внимание уделено разработке схем на высокоскоростных ОУ, рассмотренные вопросы и предлагаемые методики применимы к разработке топологии и других высокочастотных схем вообще. Когда ОУ работает на высоких частотах, основные характеристики схемы значительно зависят от топологии ПП. Качественно спроектированная на «бумаге» схема может показать посредственные характеристики при ее выполнении на плохо продуманной или неаккуратной печатной плате. Быть уверенным в том, что схема покажет расчетные параметры, можно только продумав заранее и обращая внимание на основные моменты в течение всего процесса разработки топологии ПП.

Схема

Хорошая схема — это необходимое, но не достаточное условие хорошей топологии. При проектировании схемы не стоит скупиться на дополнительную информацию, приведенную на чертеже, и следует внимательно отслеживать направление прохождения сигнала по схеме. Схема, по которой сигнал естественно и непрерывно проходит слева направо, скорее всего, будет иметь хорошее прохождение сигнала и на печатной плате. Добавляйте в схему максимум полезной информации. Разработчики, техники, инженеры, которые будут работать с ней, будут вам весьма признательны за это. Да и заказчикам в случае возникновения каких-либо трудностей не придется срочно разыскивать разработчика схемы.

Какую информацию, помимо обычных позиционных обозначений, рассеиваемой мощности и допусков наносить на схему? Вот несколько советов, как из обычной схемы сделать *суперсхему*. Добавьте формы сигналов, механическую информацию о корпусах или размерах, длину дорожек, о площадях, где нельзя размещать детали, какие детали должны быть на верхней стороне ПП; добавьте инструкцию по настройке, диапазоны номиналов элементов, тепловую информацию, линии согласованных импедансов, краткие определения работы схемы и так далее.

Никому не доверяйте

Если вы не сами занимаетесь топологией, выделите достаточно времени, чтобы вместе с разработчиком топологии пройти вдоль и поперек схемы. Намного проще и быстрее уделить внимание топологии в начале, чем в последствие заниматься бесконечными доработками. Не рассчитывайте, что разработчик топологии умеет читать ваши мысли. Ваши вводные и руководство наиболее важны в начале процесса разводки платы. Чем большей информацией вы обеспечиваете и чем больше принимаете участие в процессе разводки, тем лучшей получится плата. Укажите разработчику промежуточные этапы, на которых вы хотите ознакомиться с процессом

разводки. Эти «контрольные точки» предохраняют плату от слишком далеко зашедших ошибок и минимизируют исправления топологии.

Ваши указания разработчику должны включать краткое описание функций схемы, эскиз платы, на которой показаны расположения входов и выходов; *конструктив (stack up)* платы (т.е. толщина платы, количество слоев, подробности сигнальных слоев и сплошных слоев – питания, земли аналоговой, цифровой, высокочастотной); какие сигналы должны быть на каждом слое; где должны быть размещены критичные элементы; точное размещение блокировочных элементов; какие дорожки критичны; какие линии должны быть с согласованным импедансом; какие дорожки должны быть одинаковой длины; размеры элементов; какие дорожки должны быть вдали (или вблизи) друг от друга; какие *цети* должны быть ближе (или дальше) друг от друга; какие *элементы* должны быть вблизи (или вдали) друг от друга; какие элементы должны быть на верхней, а какие на нижней стороне платы. Никто не обвинит вас в излишке информации, если слишком мало – пожалуются, наоборот – никогда.

Опыт из практики: Около 10 лет назад я разрабатывал многослойную плату с поверхностным монтажом – с элементами на обеих сторонах платы. Плата была прикреплена к позолоченному алюминиевому корпусу множеством винтов (по требованиям спецификации из-за вибрации). Некоторые из элементов схемы должны были служить контрольными точками. Но я не был проинформирован, какие именно эти элементы. В итоге часть этих элементов оказалась на верхней стороне платы, а часть — нижней. Инженеры на производстве и наладчики были не очень счастливы, когда им приходилось разбирать устройство на части, настраивать параметры, а потом все обратно собирать. Больше я не делал таких ошибок.

Расположение, расположение и еще раз расположение

В электронике, как и на рынке недвижимости, расположение решает все. Когда схема размещена на плате, важно все: как скомпонованы отдельные элементы схемы, какие цепи находятся по соседству.

Обычно определены местоположения входов, выходов и питания, а все, что находится между ними – здесь полная свобода. Особое внимание следует уделить деталям топологии. Начните с расположения критических элементов – как отдельных цепей, так и схемы в целом. Определение местоположения основных компонентов и путей прохождения сигнала с самого начала дает уверенность, что схема будет работать так, как положено. Если учесть это с самого начала – уменьшите стоимость, решите проблемы и сократите сроки разводки.

Развязка цепей питания

Развязка источника питания на выводах питания усилителя для минимизации шумов является критическим аспектом процесса разработки ПП – как для схем с высокоскоростными ОУ, так и для любых других высокочастотных схем. Обычно для блокировки высокоскоростных ОУ применяются одна из двух конфигураций.

Между шиной питания и землей: Этот метод в большинстве случаев работает лучше, использует множество параллельно включенных конденсаторов, подключенных от выводов питания ОУ напрямую к земле. Обычно достаточно двух конденсаторов, но некоторые схемы выигрывают от нескольких параллельно соединенных конденсаторов.

Параллельное соединение конденсаторов с разной емкостью дает уверенность, что на выводах питания будет низкий импеданс по переменному току в широком диапазоне частот. Это особенно важно на частотах, на которых коэффициент влияния нестабильности источника питания (PSR) падает. Конденсаторы компенсируют усилителю снижение PSR. Обеспечение

низкого импеданса пути к земле для многих декад частоты дает уверенность, что нежелательные помехи не попадут в ОУ. На рисунке 1 показаны преимущества множества параллельных конденсаторов. На низших частотах конденсаторы с большой емкостью оказывают малый импеданс цепи к земле. Когда наступает частота собственного резонанса конденсатора, качество конденсатора ухудшается, и он становится индуктивностью. Поэтому важно использовать множество конденсаторов: когда частотная характеристика одного конденсатора падает, другой становится значимым, обеспечивая низкий импеданс по переменному току в диапазоне многих декад частоты..

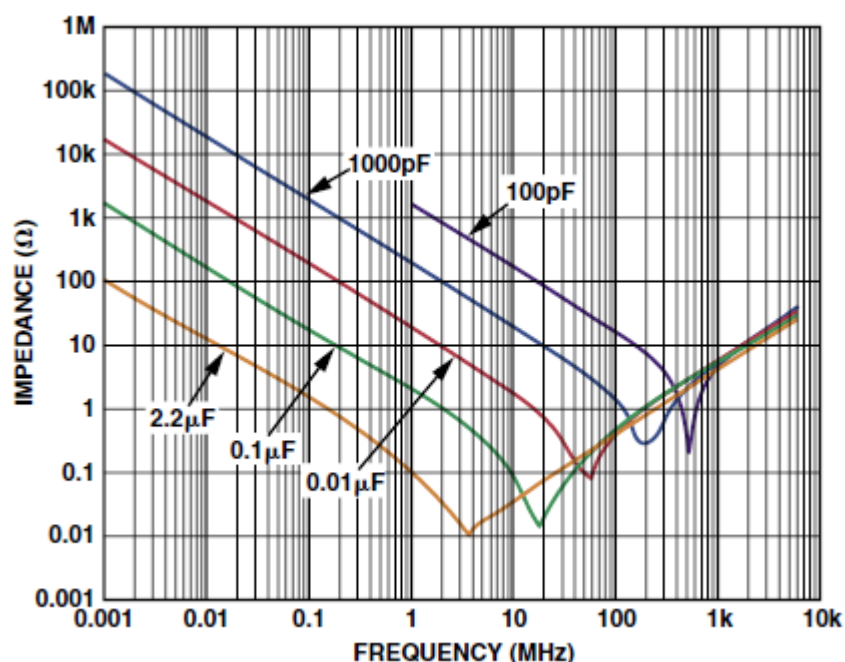


Рис. 1. Зависимость импеданса конденсатора от частоты.

IMPEDANCE – Импеданс;

FREQUENCY – Частота.

Начиная непосредственно у выводов питания ОУ, конденсатор с меньшей емкостью и меньшими геометрическими размерами следует расположить на той же стороне, что и ОУ – и как можно ближе к усилителю. Сторона земли конденсатора должна быть соединена к слою земли с минимальными длинами вывода и дорожки до земли. Это соединение с землей должно быть как можно ближе к нагрузке усилителя, чтобы

минимизировать помехи между шинами питания и землей. Рисунок 2 иллюстрирует эту методику.

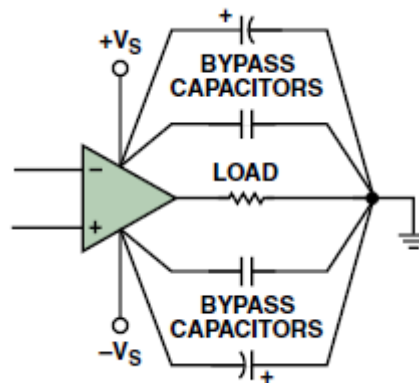


Рис. 2. Блокировка шин питания к земле параллельными конденсаторами.

BYPASS CAPACITORS – Блокировочные конденсаторы;
LOAD – Нагрузка.

Этот процесс следует повторить для конденсатора со следующим по емкости конденсатором. Хорошее правило – начинать с конденсатора емкостью 0,01 мкФ в качестве наименьшей емкости, и следующий конденсатор – оксидный емкостью 2,2 мкФ с малым ESR (эквивалентное последовательное сопротивление). Конденсатор емкостью 0,01 мкФ в корпусе 0508 имеет малую последовательную индуктивность и отличные высокочастотные параметры.

Между одной и другой шиной: Альтернативной конфигурацией является использование одного или более конденсаторов, подключенных между положительной и отрицательной шинами питания ОУ. Этот способ используется, когда трудно установить все четыре конденсатора в схему. Недостатком такого подхода является то, что размеры конденсаторов увеличиваются, так как напряжение на конденсаторе удваивается по сравнению с блокировкой каждого источника по отдельности. При большем напряжении требуется конденсатор с большим напряжением пробоя, что означает большие размеры конденсатора. Однако этот вариант улучшает как PSR, так и характеристики по искажениям. Так как каждая схема и ее

топология имеют различия, то конфигурация, число и емкости конденсаторов определяются конкретными требованиями схемы.

Паразитные реактивности

Паразитные реактивности – это те противные мелкие неприятности, которые создают большие трудности на вашей плате и сеют на ней опустошение. Это – скрытые паразитные емкости и индуктивности, действующие в высокочастотных цепях. К ним относятся индуктивности, образованные выводами элементов и длинными дорожками; емкости между контактными площадками и землей, слоем питания и дорожками; взаимодействия через переходные отверстия и много других факторов. На рисунке 3(а) – типичная схема неинвертирующего ОУ. Однако если принять во внимание паразитные элементы, эта же схема будет выглядеть как на рисунке 3(б).

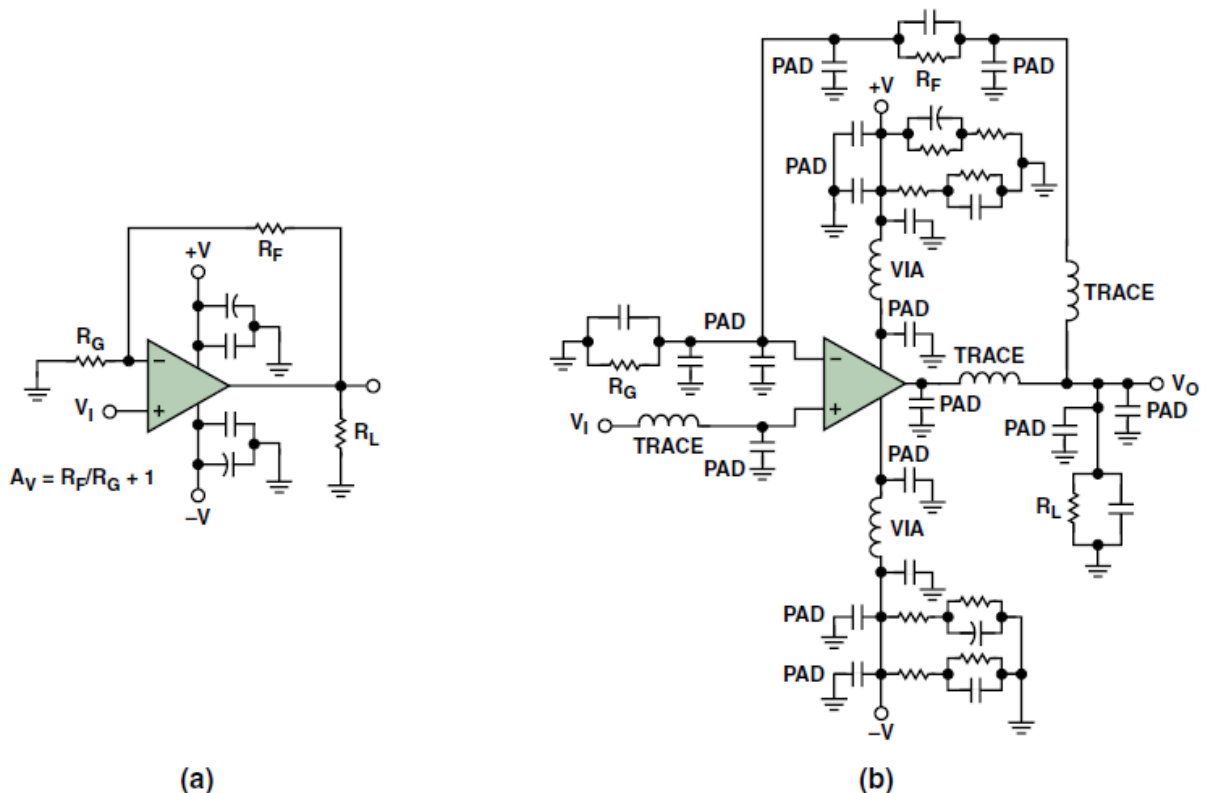


Рис. 3. Типичная схема на ОУ (а) как задумывалась, (б) с учетом паразитных элементов

TRACE – Дорожка;
PAD – Контактная площадка;

VIA – Переходное отверстие.

В высокочастотных схемах они влияют на характеристики схемы, даже будучи небольшими. Иногда хватает даже нескольких десятых долей пикофарады. Пример: только 1 пФ дополнительной паразитной емкости, присутствующей на инвертирующем входе может вызвать подъем полюса частотной характеристики на 2 дБ (рисунок 4). Присутствие дополнительной емкости может вызвать нестабильность схемы и колебания.

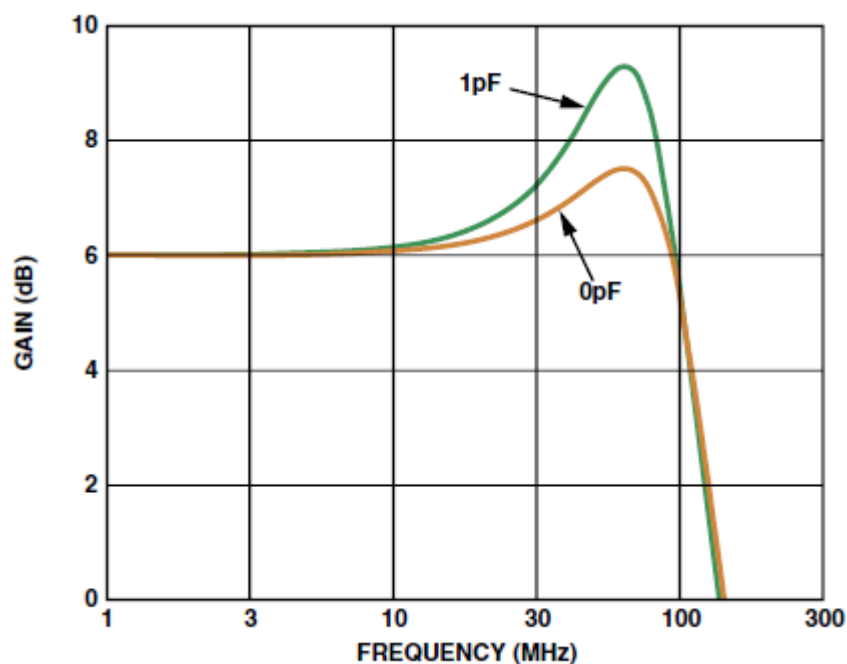


Рис. 4. Дополнительное увеличение пика АЧХ, вызванное паразитной емкостью.

GAIN (dB) – Коэффициент усиления, дБ;
FREQUENCY (MHz) – Частота, МГц.

Несколько основных формул могут помочь в расчете паразитных элементов. Уравнение 1 – формула для емкости конденсатора с параллельными обкладками (см. рисунок 5).

$$C = \frac{kA}{11,3d} (пФ) \quad (1)$$

Здесь C – емкость, A – площадь обкладки в $см^2$, k – относительная диэлектрическая проницаемость материала платы, и d – расстояние между обкладками в см.

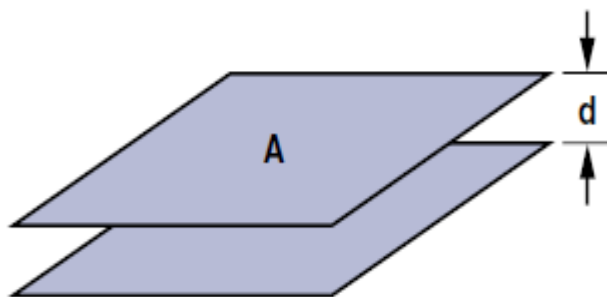


Рис. 5. Емкость плоскопараллельного конденсатора.

Следует рассмотреть также и индуктивность полоски проводника, возникающей из-за чрезмерной длины дорожки и недостатка земляного слоя. Уравнение 2 дает формулу индуктивности дорожки (см. рисунок 6).

$$\text{Индуктивность} = 0,0002L \left[\ln \frac{2L}{(W+H)} + 0,2235 \left(\frac{W+H}{L} \right) + 0,5 \right] \text{ мкГн} \quad (2)$$

W – Ширина дорожки, L – ее длина, и H – толщина. Все размеры в миллиметрах.

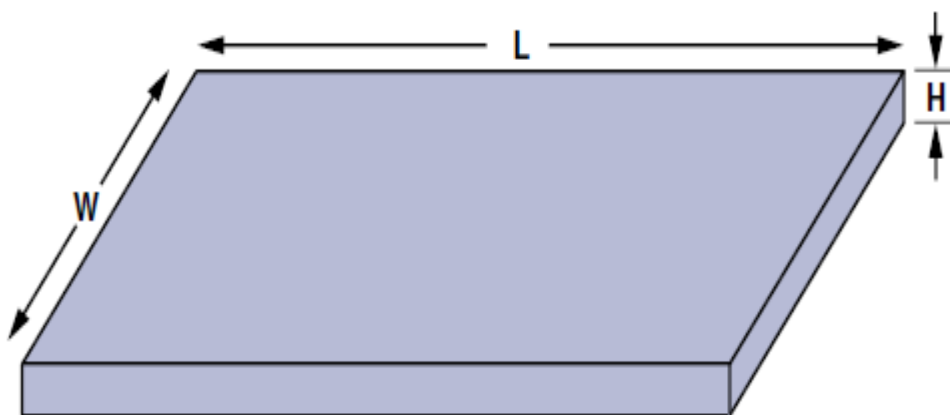


Рис.6. Индуктивность дорожки.

Осциллограмма на рисунке 7 показывает влияние дорожки длиной 2,54 см на неинвертирующем входе высокоскоростного ОУ. Эквивалентная паразитная индуктивность равна 29 нГн (наноГенри), ее достаточно, чтобы вызвать устойчивые колебания небольшого уровня, которые сохраняются все время отклика на импульс. На рисунке также видно, как использование слоя земли смягчает влияние паразитной индуктивности.

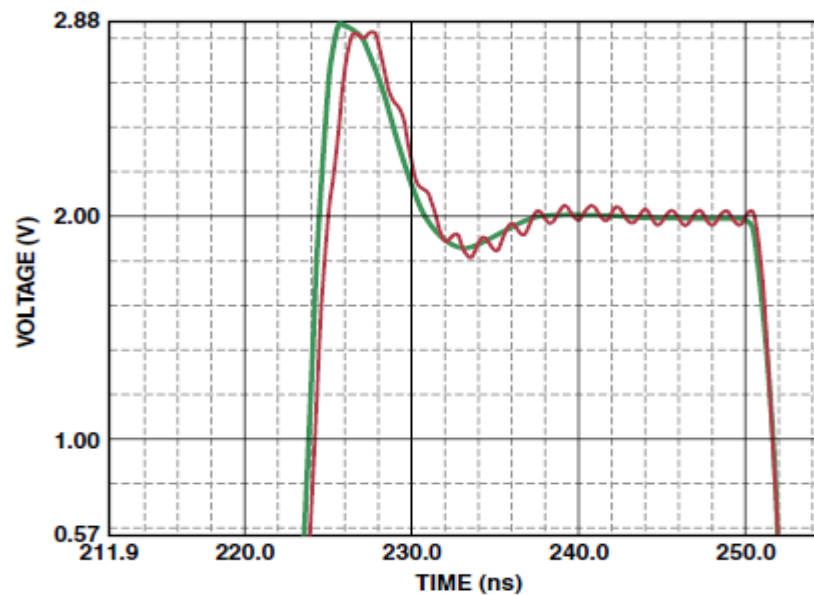


Рис. 7. Отклик на импульс без слоя земли и со слоем земли.

VOLTAGE (V) – Напряжение, В

TIME (ns) – Время, нс

Еще один источник паразитных реактивностей – *переходные отверстия*; они могут содержать как индуктивность, так и емкость. Уравнение 3 дает формулу для расчета паразитной индуктивности (см. рисунок 8).

$$L = 2T \left[\ln \frac{4T}{d} + 1 \right] \text{ нГн} \quad (3)$$

Здесь T – толщина платы и d – диаметр переходного отверстия в сантиметрах.

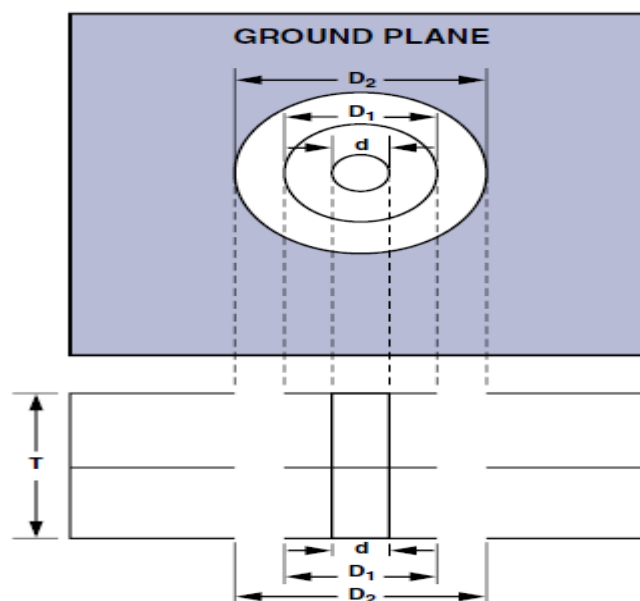


Рис. 8. Размеры переходного отверстия.

GROUND PLANE – Слой земли

Уравнение 4 показывает, как рассчитать паразитную емкость переходного отверстия

$$C = \frac{0,55\epsilon_r TD}{D_2 - D_1} \text{ пФ} \quad (4)$$

ϵ_r – относительная диэлектрическая проницаемость материала платы. T – Толщина платы. D_1 – диаметр контактной площадки, окружающей переходное отверстие. D_2 – диаметр круга, удаленного из слоя земли. Все размеры в сантиметрах. Одно переходное отверстие на плате толщиной 0,157 см может добавить 1,2 нГн индуктивности и 0,5 пФ емкости; это к тому, что для минимизации паразитных элементов при разводении платы нельзя терять бдительность!

Слой земли

В этой статье невозможно дать полный обзор этой темы, поэтому мы осветим отдельные ключевые моменты, призвав читателя самостоятельно продолжить более подробное изучение. Перечень ссылок на эту тему приводится в конце статьи.

Слой земли действует как общий опорный потенциал, обеспечивает экранирование, позволяет отводить тепло и уменьшает паразитную индуктивность (однако, увеличивает паразитную емкость). Хотя существует много преимуществ использования слоя земли, при его реализации следует проявлять осторожность, потому что существует ряд важных ограничений.

В идеале, один слой ПП должен служить как слой земли. Наилучшие результаты получаются, если целостность всего слоя земли не нарушена. Сопровождайтесь попыткам удалить часть слоя земли, чтобы проводить по нему сигналы. Слой земли уменьшает индуктивность дорожек, удаляя магнитное поле между проводником и слоем земли. Если участок слоя земли под дорожкой удален, добавляются нежелательные паразитные индуктивности дорожкам под или над удаленным слоем земли.

Так как слой земли обычно имеет большую площадь и поперечное сечение, его сопротивление сохраняется минимальным. На низких частотах, ток протекает по пути наименьшего сопротивления, но на высоких частотах ток течет по пути наименьшего *импеданса*.

Тем не менее, есть исключения, и иногда меньший слой заземления работает лучше. Высокоскоростные ОУ работают лучше, если удалить часть земли под входными и выходными контактными площадками. Паразитная емкость, вводимая слоем земли на входе, добавляется к входной емкости ОУ, снижает запас по фазе и может стать причиной неустойчивости. Как мы видели при рассмотрении паразитных реактивностей, 1 пФ емкости на входе ОУ может вызвать появление значительного пика частотной характеристики. Емкостная нагрузка на выходе – в том числе из-за паразитных емкостей – создает полюс в цепи обратной связи. Это может уменьшить запас по фазе и привести к неустойчивости.

Аналоговые и цифровые цепи, включая их землю и подложки, по возможности, должны быть разделены. Крутые фронты импульсов создают пики тока, текущие по слою земли. Эти быстрые пики тока создают помехи, ухудшающие аналоговые параметры схемы.

На высоких частотах следует обратить внимание на явление, называемое скин-эффектом. Скин-эффект заставляет ток протекать по внешней поверхности проводника – как бы делая проводник уже, увеличивая сопротивление проводника по сравнению с его значением на постоянном токе. Хотя рассмотрение скин-эффекта не входит в задачи этой статьи, приведем приблизительное выражение для расчета глубины скин-слоя в меди (в сантиметрах):

$$\text{Глубина скин-слоя} = \frac{6,61}{\sqrt{f(\Gamma_u)}} \quad (5)$$

Для снижения скин-эффекта может быть полезным покрытие из металлов, менее подверженных этому эффекту.

Корпуса

ОУ, как правило, предлагаются в разных типах корпусов. Выбор корпуса может повлиять на высокочастотные параметры усилителя. Главными причинами влияния являются упомянутые ранее паразитные реактивности и *пути разводки сигнала*. Здесь обратим внимание на подвод к усилителю входных и выходных сигналов, и питания.

Рисунок 9 иллюстрирует разницу в разводке ОУ в корпусе SOIC (a) и ОУ в корпусе SOT-23 (b). Каждый корпус предъявляет свой собственный набор требований. Обратимся к (a): внимательное изучение пути обратной связи наводит на мысль, что существует несколько вариантов разводки обратной связи. Первостепенное значение имеет минимальная длина дорожек. Паразитная индуктивность дорожек обратной связи может вызвать звоны и перегрузку. На рисунках 9(a) и 9(b) путь обратной связи пролегает вокруг усилителя. На рисунке 9(c) показан альтернативный подход – разводка обратной связи под корпусом SOIC, который минимизирует длину дорожек обратной связи. У каждого варианта есть свои нюансы. Первый вариант может привести к чрезмерной длине дорожек и увеличению последовательной индуктивности. Второй вариант использует переходные отверстия, которые добавляют паразитную емкость и индуктивность. При разводке платы влияние этих реактивностей должно быть принято во внимание. Топология платы с корпусом SOT-23 почти идеальна: минимальная длина дорожек обратной связи, минимальное использование переходных отверстий; нагрузка и блокировочный конденсатор подключены к земле короткими дорожками к одной точке; и блокировочный конденсатор положительного напряжения, не показанный на рисунке 9(b), размещен прямо под конденсатором отрицательного напряжения на нижней стороне платы.

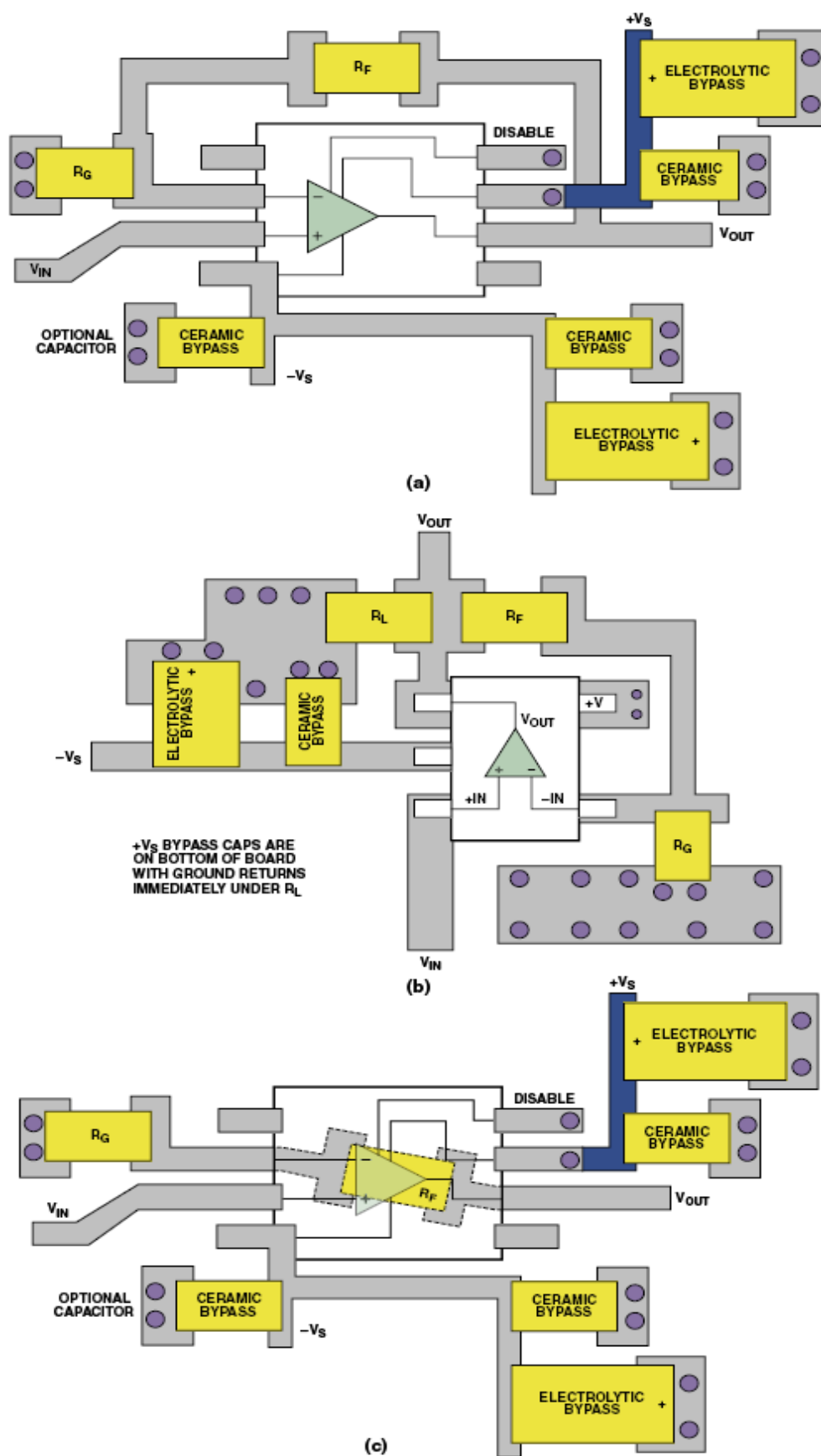


Рис. 9. Отличия в топологии для схемы с ОУ. (а) корпус SOIC, (б) корпус SOT-23, и (с) корпус SOIC с резистором R_F с нижней стороны платы

OPTIONAL CAPACITOR – Дополнительный конденсатор;
 CERAMIC BYPASS – Керамический блокировочный конденсатор;
 ELECTROLITIC BYPASS – Оксидный блокировочный конденсатор;
 $+V_S$ BYPASS CAPS ARE ON BOTTOM OF BOARD WITH GROUND
 RETURN IMMEDIATELY UNDER R_L – Блокировочный конденсатор для
 $+V_S$ находится на нижней стороне платы, его земляной вывод
 непосредственно под R_L ;
 DISABLE – вывод ОУ «ЗАПРЕТ».

Цоколевка усилителя с малым уровнем искажений: Новая цоколевка для уменьшения искажений, примененная в некоторых ОУ компании Analog Devices (например, [AD8045](#)), помогает ликвидировать обе упомянутых выше проблемы и улучшает характеристики в двух других важных областях. Цоколевка с малым уровнем искажений LFCP, показанная на рисунке 10, получена из традиционной для ОУ цоколевки, поворотом ее против часовой стрелки на один вывод и добавлением второго выходного вывода, предназначенного для цепи обратной связи.

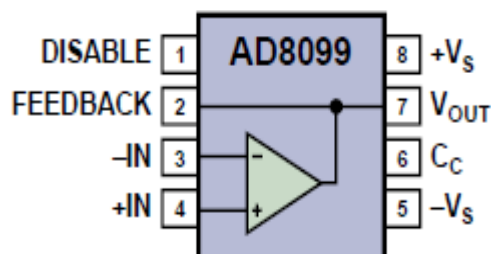


Рис. 10. ОУ с цоколевкой для малых искажений.

DISABLE – Запрет;
 FEEDBACK – Обратная связь.

Цоколевка для малых искажений позволяет короткое соединение между выходом (выводом, предназначенном для обратной связи) и инвертирующим входом, как показано на рисунке 11. Это значительно упрощает топологию и придает ей рациональную форму.

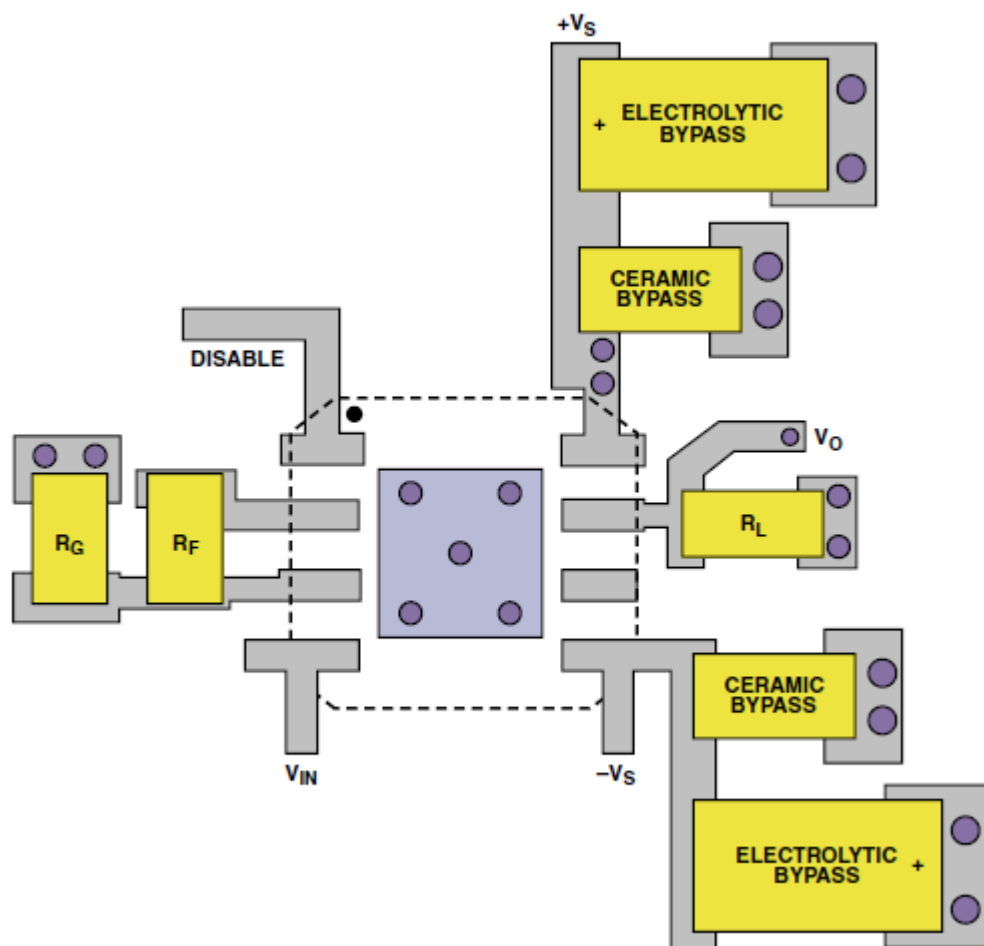


Рис. 11. Топология ПП для ОУ с малыми искажениями AD8045.

DISABLE – Запрет;

CERAMIC BYPASS – Керамический блокировочный конденсатор;

ELECTROLITIC BYPASS – Оксидный блокировочный конденсатор.

Вторым преимуществом корпуса является ослабление второй гармоники нелинейных искажений. Одной из причин возникновения второй гармоники является связь между неинвертирующим входом и выводом отрицательного напряжения питания. Цоколевка для малых искажений корпуса LFCSP ликвидирует эту связь и значительно ослабляет вторую гармонику; в некоторых случаях снижение второй гармоники может быть до 14 дБ. На рисунке 12 показано разни́ца в искажениях ОУ [AD8099](#) в корпусе SOIC и в корпусе LFCSP.

Этот корпус имеет еще одно преимущество – в рассеянии мощности. У корпуса открытая подложка микросхемы, которая снижает тепловое сопротивление корпуса, улучшая θ_{JA} примерно на 40%. При таком тепловом

сопротивление микросхема работает при пониженных температурах, что повышает ее надежность.

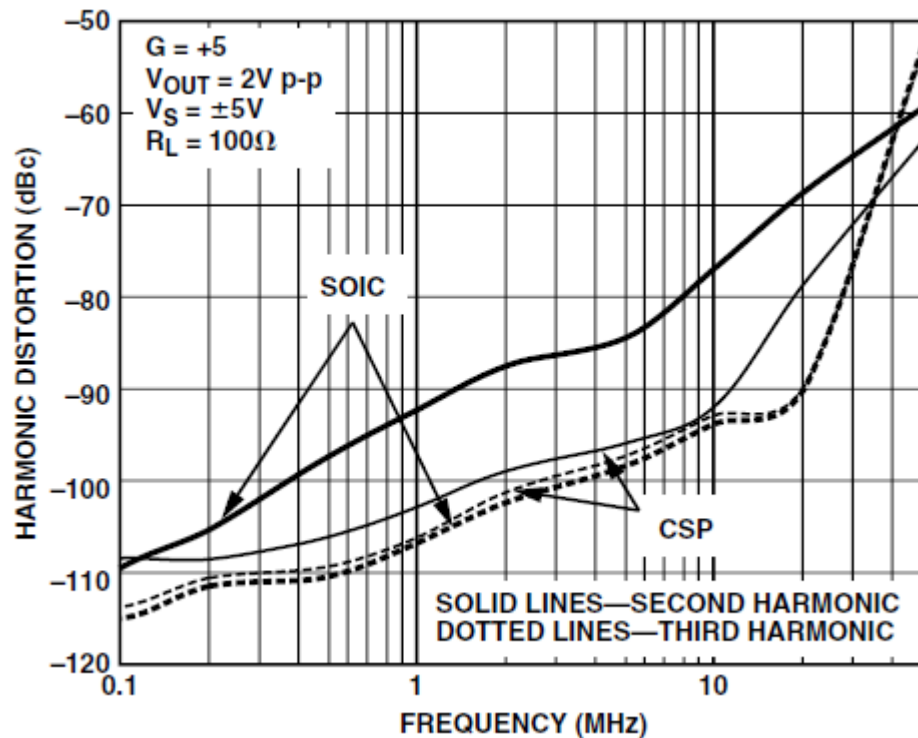


Рис.12. Сравнение искажений ОУ AD8099 в разных корпусах – SOIC и LFCSP.

HARMONIC DISTORTION – Нелинейные искажения;

FREQUENCY – Частота;

SOLID LINES – SECOND HARMONIC – Сплошная линия – вторая гармоника;

DOTTED LINES – THIRD HARMONIC – Пунктирная линия – третья гармоника;

В настоящее время в новых корпусах для малых искажений доступны следующие три высокоскоростных ОУ Analog Devices: [AD8045](#), [AD8099](#), и [AD8000](#).

Разводка и экранирование

На печатных платах электронных схем могут одновременно присутствовать самые различные сигналы – аналоговые и цифровые, с высоким и низким напряжением, большим и малым током, от постоянного тока до гигагерцовых частот. Не дать им интерферировать друг с другом может оказаться трудной задачей.

Вспомнив совет «не доверяй никому», важно заранее продумать план, как на плате будут обрабатываться сигналы. Важно отметить, какие сигналы чувствительны, и определить, какие шаги следует предпринять для сохранения неприкосновенности этих сигналов. Слои земли, кроме предоставления опорного потенциала для электрических сигналов, можно также использовать и для экранирования. Когда требуется изолировать сигналы, первым делом следует обеспечить достаточное расстояние между дорожками сигналов. Рассмотрим несколько практических мер:

- Минимизирование длин параллельных линий и предотвращение близкого соседства между сигнальными дорожками на одном и том же слое уменьшит индуктивную связь
- Минимизирование длин дорожек на смежных слоях предотвратит емкостную связь
- Сигнальные дорожки, требующие особой изоляции должны проводиться на разных слоях, и, если их невозможно разнести подальше – должны пролегать перпендикулярно друг другу, и между ними следует проложить слой земли. Перпендикулярная разводка минимизирует емкостную связь, а земля образует электрический экран. Эта методика используется при формировании линий с согласованным импедансом (волновым сопротивлением).

Высокочастотные (ВЧ) сигналы обычно проводят по линиям с согласованным импедансом. То есть, волновое сопротивление дорожки обеспечивается равным, например 50 Ом (типичное для ВЧ-схем). Два широко применяемых типа согласованных линий – [микрополосковые](#) и [полосковые](#) – могут дать одинаковые результаты, но имеют разные реализации.

Микрополосковая согласованная линия, показанная на рисунке 13, может проходить на любой стороне платы; она использует слой земли, лежащий непосредственно под ним в качестве плоскости базового заземления.

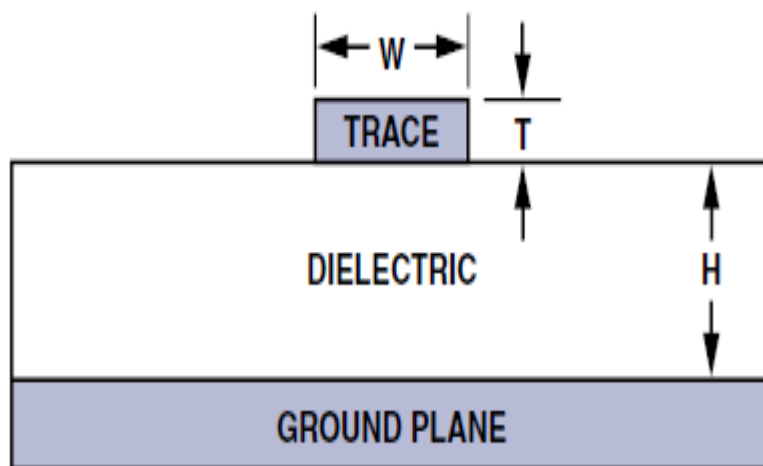


Рис. 13. Микрополосковая линия передачи

TRACE – Дорожка;

DIELECTRIC – Изолятор;

GROUND PLANE – Плоскость земли.

Для расчета характеристического волнового сопротивления линии на плате FR4 можно воспользоваться формулой 6.

$$Z_0 = \frac{87}{\sqrt{\epsilon_r} + 1,41} \ln \left[\frac{5,98H}{(0,8W + T)} \right] \quad (6)$$

H – расстояние от плоскости земли до дорожки, W – ширина дорожки, T – толщина дорожки; все размеры в милах (1мил = 10^{-3} дюйма). ϵ_r – относительная диэлектрическая проницаемость материала платы.

Полосковая согласованная линия (рис. 14) использует два слоя плоскости земли и находящуюся между ними сигнальную дорожку. Этот способ использует больше дорожек, требует большего количества слоев, он чувствителен к изменениям толщины изолятора и стоит дороже, поэтому он обычно применяется только в устройствах с повышенными требованиями.

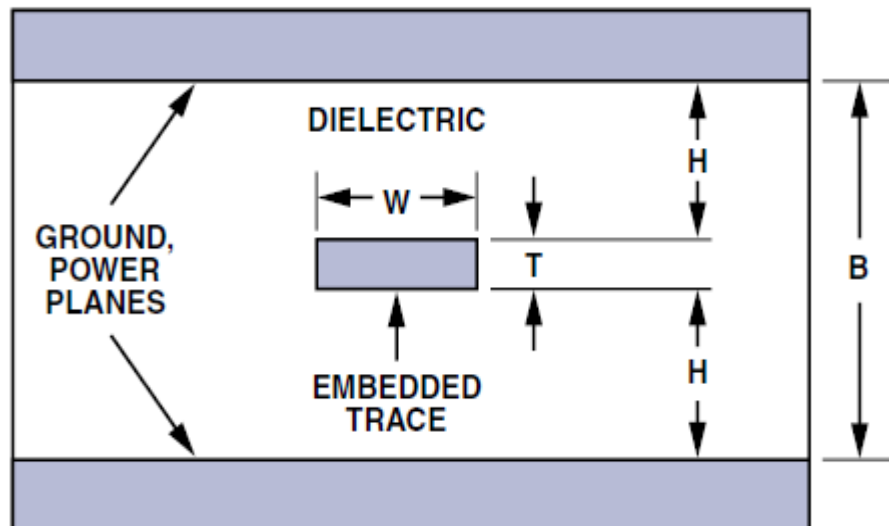


Рис. 14. Полосковая согласованная линия.

EMBEDDED TRACE – Дорожка, встроенная между слоями;
DIELECTRIC – Изолятор;
GROUND, POWER PLANES – Плоскости земли и питания.

Уравнение для расчета характеристического волнового сопротивления
полосковой линии:

$$Z_0(Ом) = \frac{60}{\sqrt{\epsilon_r}} \ln \left[\frac{1,9(B)}{(0,8W + T)} \right] \quad (7)$$

Защитные кольца – другой широко применяемый в схемах с ОУ вид экранирования; они предназначены для предотвращения попадания паразитных токов в чувствительные узлы схемы. Их принцип действия прост – полное окружение чувствительного узла защитным проводником, на котором поддерживается или на который подается (через малый импеданс) такой же потенциал, как и у чувствительного узла, и таким образом в защитное кольцо стекают паразитные токи, не попадая в чувствительный узел. На рисунке 15(а) показаны схемы защитных колец для инвертирующего и неинвертирующего включения ОУ. На рисунке 15(б) показана типичная реализация обоих вариантов защитных колец для ОУ в корпусе SOT-23-5.

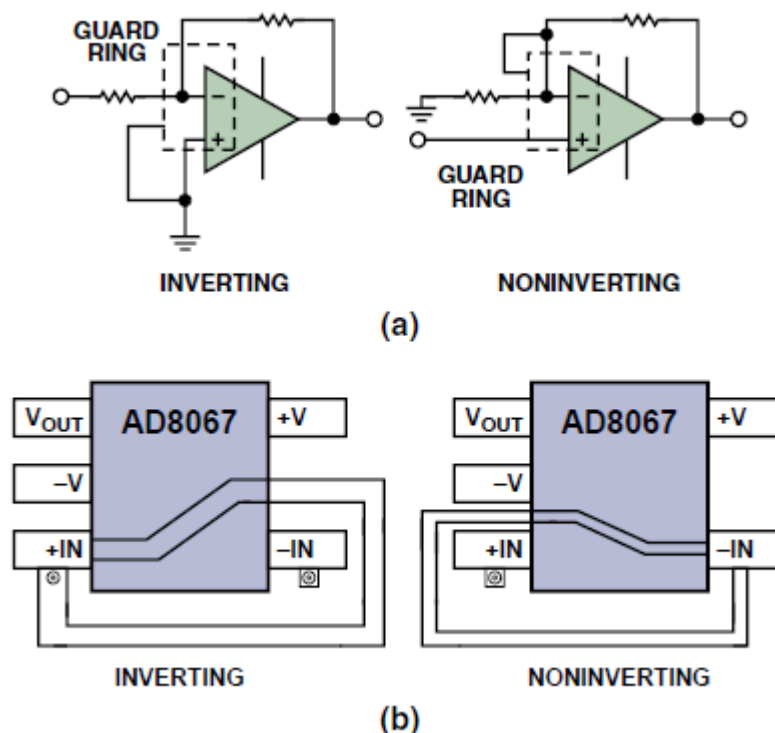


Рис. 15. Защитные кольца. (a) Инвертирующая и неинвертирующая схема.
(b) Корпус SOT-23-5

GUARD RING – Защитное кольцо;
INVERTING – Инвертирующая схема;
NONINVERTING – Неинвертирующая схема.

Существует много других вариантов экранирования и разводки. Для получения дополнительной информации по этим и другим темам, упомянутым выше, читателю предлагается ознакомиться с нижеприведенными ссылками.

ЗАКЛЮЧЕНИЕ

Для успешного проектирования приборов на высокоскоростных ОУ важна разумная топология печатных плат. Основой хорошей топологии является хорошая схема; важно тесное сотрудничество инженера схемотехника и разработчика печатной платы, особенно при размещении элементов и их соединении. Рассмотрены темы блокировки источников питания, минимизации паразитных реактивностей, использования слоев земли, последствия выбора корпуса, и способы разводки и экранирования.

ДОПОЛНИТЕЛЬНОЕ ЧТЕНИЕ

Ardizzoni, John, “[Keep High-Speed Circuit-Board Layout on Track](#),” *EE Times*, May 23, 2005.

[Ардизони, Джон «Топология ПП схем высокоскоростных ОУ»]

Brokaw, Paul, “An IC Amplifier User’s Guide to Decoupling, Grounding, and Making Things Go Right for a Change,” Analog Devices Application Note [AN-202](#).

[Брокау, Пол «Руководство пользователя ИС по блокировке, заземлению и обеспечению возможности изменений»]

Brokaw, Paul and Jeff Barrow, “Grounding for Low- and High-Frequency Circuits,” Analog Devices Application Note [AN-345](#).

[Брокау, Пол и Джефф Барроу «Заземление в низко- и высокочастотных схемах»]

Buxton, Joe, “Careful Design Tames High-Speed Op Amps,” Analog Devices Application Note [AN-257](#).

[Бакстон, Джо «Правильное проектирование приручает высокоскоростные ОУ»]

DiSanto, Greg, “[Proper PC-Board Layout Improves Dynamic Range](#),” *EDN*, November 11, 2004.

[ДиСанто, Грег «Правильная топология ПП улучшает динамический диапазон»]

Grant, Doug and Scott Wurcer, “Avoiding Passive-Component Pitfalls,” Analog Devices Application Note [AN-348](#)

[Грант, Дуг и Скотт Уэрсер «Как избегать неприятностей от пассивных компонентов»]

Johnson, Howard W., and Martin Graham, [High-Speed Digital Design](#), a *Handbook of Black Magic*, Prentice Hall, 1993.

[Джонсон, Ховард У., Мартин Грэхем «Проектирование высокоскоростных цифровых схем»]

Jung, Walt, ed., [Op Amp Applications Handbook](#), Elsevier-Newnes, 2005.

[Юнг, Вальт, п/р «Справочник по применению ОУ»]